

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-332578

(43)Date of publication of application : 30.11.2000

(51)Int.Cl.

H03J 7/18

H04B 1/16

H04N 5/44

(21)Application number : 11-141839

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 21.05.1999

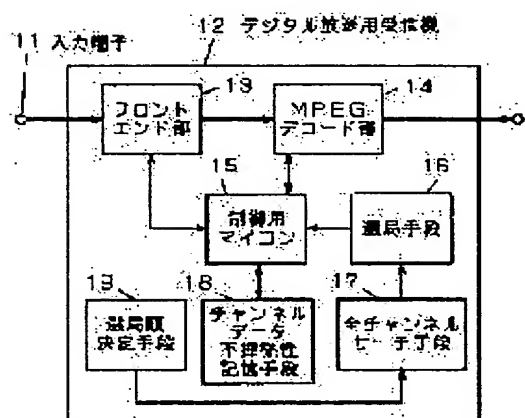
(72)Inventor : AZAGAMI YASUSHI

(54) RECEIVER FOR DIGITAL BROADCAST

(57)Abstract:

PROBLEM TO BE SOLVED: To search for all channels in a short time by making a channel search according to the priority order given in the order of more number of channels which are previously broadcasted among digital broadcasts digitally and previously modulated by multiple digital modulation systems for one selected channel.

SOLUTION: A microcomputer 15 for control controls the whole and a front-end part 13 digitally demodulates 12 kinds of digital modulated signal; and an MPEG decoding part 14 generates an MPEG image and a channel selecting means 16 selects a desirable channel. An all-channel search means 17 gives priority order to a search for all the channels at the time of presetting and a channel data nonvolatile storage means 18 stores the frequencies of selected channel. A channel selection order determining means 19 gives priority order the channels in the order of digital modulation systems of more broadcast channels among digital broadcasts which are already delivered. Consequently, a correct channel can be selected in a short time.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-332578
(P2000-332578A)

(43) 公開日 平成12年11月30日 (2000. 11. 30)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 3 J 7/18		H 0 3 J 7/18	5 C 0 2 5
H 0 4 B 1/16		H 0 4 B 1/16	M 5 J 1 0 3
H 0 4 N 5/44		H 0 4 N 5/44	Z 5 K 0 6 1

審査請求 未請求 請求項の数11 O L (全 8 頁)

(21) 出願番号 特願平11-141839

(22) 出願日 平成11年5月21日 (1999. 5. 21)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 阿座上 裕史

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

Fターム (参考) 5C025 AA24 BA13 DA01

5J103 AA11 CA07 CB05 DA07 DA08

DA46 GA06 GA10 JA04 JA22

KA02

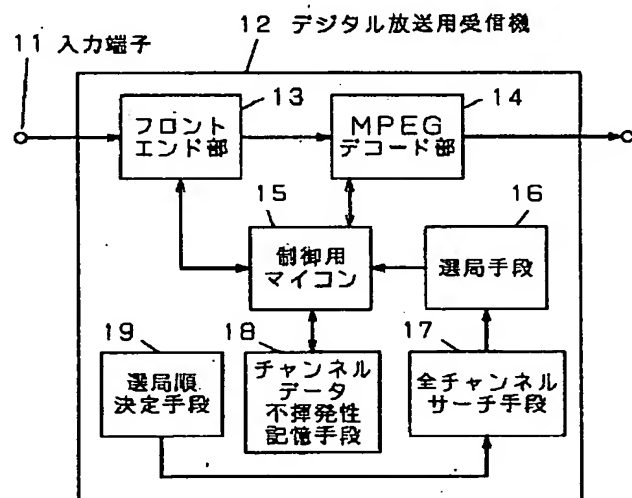
5K061 AA09 BB06 GG09 JJ07

(54) 【発明の名称】 デジタル放送用受信機

(57) 【要約】

【課題】 1つの放送系で2種類以上のデジタル変調方式で変調されたデジタル放送が伝送される場合、そのデジタル放送用受信機は2種類以上のデジタル復調方式を復調できるフロントエンド部によって構成されるため、プリセット時に全チャンネルを選局サーチする場合、1つの選局チャンネルに対して、選局する順番に優先順位をつけない場合、従来の選局方式、および選局装置では、チャンネル選局サーチに長い時間を有するという問題があった。

【解決手段】 放送されている2種類以上のデジタル変調方式のうち、放送されるチャンネル数の多い順番に優先順位をつけて選局サーチするようにする。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 2種類以上のデジタル放送が混在する放送系において、プリセット時に全チャンネルを選局サーチする場合、1つの選局チャンネルに対して、あらかじめ放送されているデジタル放送のうち放送チャンネル数の多いデジタル変調方式の順に優先順位をつけておき、その順番に選局サーチするようにした短時間で選局できるデジタル放送用受信機。

【請求項2】 デジタル変調信号を入力するための入力端子と、2種類以上のデジタル放送を識別しデジタル復調しデジタル復調同期を確認するフロントエンド部と、デジタル復調された信号を画像データに変換するMPEGデコード部と、デジタル放送用受信機を制御する制御用マイコンと、希望するチャンネルを選局する選局手段と、あらかじめ放送されているデジタル放送のうち放送チャンネル数の多いデジタル変調方式の順に選局の優先順位をつける選局順決定手段と、優先順位をつけて全チャンネルを選局サーチする全チャンネル選局サーチ手段と、全チャンネルの周波数データを記憶するチャンネルデータ不揮発性記憶手段を備えたデジタル放送用受信機。

【請求項3】 上記フロントエンド部の同期確認を電圧制御水晶発振器の制御電圧によって判断するようにした請求項2記載のデジタル放送用受信機。

【請求項4】 上記フロントエンド部の同期確認を誤り訂正部のビット誤り率の情報によって判断するようにした請求項2記載のデジタル放送用受信機。

【請求項5】 あらかじめ放送されている2種類以上のデジタル放送のうち同期確立時間の短い順に選局の優先順位をつける選局順決定手段をもつ請求項2記載のデジタル放送用受信機。

【請求項6】 上記フロントエンド部の同期確認を電圧制御水晶発振器の制御電圧によって判断するようにした請求項5記載のデジタル放送用受信機。

【請求項7】 上記フロントエンド部の同期確認を誤り訂正部のビット誤り率の情報によって判断するようにした請求項5記載のデジタル放送用受信機。

【請求項8】 2種類以上のデジタル放送が混在する放送系において、デジタル放送のチャンネル配置情報を放送局側がユーザーに送信、あるいは初期値としてチャンネル配置情報を記憶しておき、その情報によって、プリセット時に全チャンネルを選局サーチするようにした短時間で選局できるデジタル放送用テレビ受信機。

【請求項9】 デジタル変調信号を入力するための入力端子と、2種類以上のデジタル放送を識別しデジタル復調しデジタル復調同期を確認するフロントエンド部と、デジタル復調された信号を画像データに変換するMPEGデコード部と、デジタル放送用受信機を制御する制御用マイコンと、希望するチャンネルを選局する選局手段と、優先順位をつけて全チャンネルを選局サーチする全

チャンネル選局サーチ手段と、放送局より送られたあるいは初期値としてチャンネル配置情報を記憶するチャンネル配置情報記憶手段と、全チャンネルの周波数データを記憶するチャンネルデータ不揮発性記憶手段を備えたデジタル放送用受信機

【請求項10】 上記フロントエンド部の同期確認を電圧制御水晶発振器の制御電圧によって判断するようにした請求項9記載のデジタル放送用受信機。

【請求項11】 上記フロントエンド部の同期確認を誤り訂正部のビット誤り率の情報によって判断するようにした請求項9記載のデジタル放送用受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル放送用受信機に関するものである。

【0002】

【従来の技術】従来のデジタル放送用受信機は、1つの放送系では1種類のデジタル変調方式でデジタル変調されたデジタル放送しか伝送しなかったため、そのデジタル放送用受信機は1種類のデジタル復調方式を復調できるフロントエンド部によって構成されていた。そのため、プリセット時に全チャンネルを選局サーチする場合、1つの選局チャンネルに対して、1種類のデジタル復調方式を復調できるフロントエンド部を選局するという方式で選局する構成となっていた。

【0003】

【発明が解決しようとする課題】しかしながら、1つの放送系で2種類以上のデジタル変調方式で変調されたデジタル放送が伝送される場合、そのデジタル放送用受信機は2種類以上のデジタル復調方式を復調できるフロントエンド部によって構成される。そのため、プリセット時にチャンネルを選局サーチする場合、1つの選局チャンネルに対して、2種類以上のデジタル復調方式を復調できるフロントエンド部を選局しなければならないため、従来の選局方式、および選局装置では、正しいチャンネルを選局するのに長い時間を有するという問題があった。

【0004】

【課題を解決するための手段】前記課題を解決するために、本発明のデジタル放送用受信機は、プリセット時に全チャンネルを選局サーチする場合、1つの選局チャンネルに対して、あらかじめ2種類以上のデジタル変調方式でデジタル変調されたデジタル放送のうち、放送されるチャンネル数の多い順番に優先順位をつけておき、その順に選局サーチするようにした短時間でかつ正しく選局できるようにしたことを特徴としたものである。

【0005】本発明によれば、2種類以上のデジタル変調方式でデジタル変調される可能性のある放送系において、プリセット時に短時間に全チャンネルを選局サーチできるデジタル放送用受信機を提供できる。

BEST AVAILABLE COPY

【0006】

【発明の実施の形態】本発明の請求項1に記載の発明は、2種類以上のデジタル放送が混在する放送系において、プリセット時に全チャンネルを選局サーチする場合、1つの選局チャンネルに対して、あらかじめ放送されているデジタル放送のうち放送チャンネル数の多いデジタル変調方式の順に優先順位をつけておき、その順番に選局サーチするようにした短時間で選局できるデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0007】請求項2に記載の発明は、デジタル変調信号を入力するための入力端子と、2種類以上のデジタル放送を識別しデジタル復調しデジタル復調同期を確認するフロントエンド部と、デジタル復調された信号を画像データに変換するMPEGデコード部と、デジタル放送用受信機を制御する制御用マイコンと、希望するチャンネルを選局する選局手段と、あらかじめ放送されているデジタル放送のうち放送チャンネル数の多いデジタル変調方式の順に選局の優先順位をつける選局順決定手段と、優先順位をつけて全チャンネルを選局サーチする全チャンネル選局サーチ手段と、全チャンネルの周波数データを記憶するチャンネルデータ不揮発性記憶手段を備えたデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0008】請求項3に記載の発明は、上記フロントエンド部の同期確認を電圧制御水晶発振器の制御電圧によって判断するようにした請求項2記載のデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0009】請求項4に記載の発明は、上記フロントエンド部の同期確認を誤り訂正部のビット誤り率の情報によって判断するようにした請求項2記載のデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0010】請求項5に記載の発明は、あらかじめ放送されている2種類以上のデジタル放送のうち同期確立時間の短い順に選局の優先順位をつける選局順決定手段をもつ請求項2記載のデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0011】請求項6に記載の発明は、上記フロントエンド部の同期確認を電圧制御水晶発振器の制御電圧によって判断するようにした請求項5記載のデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0012】請求項7に記載の発明は、上記フロントエンド部の同期確認を誤り訂正部のビット誤り率の情報によって判断するようにした請求項5記載のデジタル放送

用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0013】請求項8に記載の発明は、2種類以上のデジタル放送が混在する放送系において、デジタル放送のチャンネル配置情報を放送局側がユーザーに送信、あるいは初期値としてチャンネル配置情報を記憶しておき、その情報によって、プリセット時に全チャンネルを選局サーチするようにした短時間で選局できるデジタル放送用テレビ受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0014】請求項9に記載の発明は、デジタル変調信号を入力するための入力端子と、2種類以上のデジタル放送を識別しデジタル復調しデジタル復調同期を確認するフロントエンド部と、デジタル復調された信号を画像データに変換するMPEGデコード部と、デジタル放送用受信機を制御する制御用マイコンと、希望するチャンネルを選局する選局手段と、優先順位をつけて全チャンネルを選局サーチする全チャンネル選局サーチ手段と、放送局より送られたあるいは初期値としてチャンネル配置情報を記憶するチャンネル配置情報記憶手段と、全チャンネルの周波数データを記憶するチャンネルデータ不揮発性記憶手段を備えたデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0015】請求項10に記載の発明は、上記フロントエンド部の同期確認を電圧制御水晶発振器の制御電圧によって判断するようにした請求項9記載のデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0016】請求項11に記載の発明は、上記フロントエンド部の同期確認を誤り訂正部のビット誤り率の情報によって判断するようにした請求項9記載のデジタル放送用受信機としたものであり、プリセット時に短時間に全チャンネルを選局サーチできるという作用を有する。

【0017】（実施の形態1）以下、本発明の第1の実施の形態について、図1、図3、図4、図5を用いて説明する。

【0018】図1はデジタル放送用受信機のブロック図を示し、送信された2種類以上のデジタル変調信号が入力される入力端子11と、受信したデジタル変調信号をデジタル復調し伝送路の誤りを訂正するフロントエンド部13と、フロントエンド部13の出力からMPEG画像を作り出すMPEGデコード部14と、デジタル放送用受信機全体を制御する制御マイコン15と、希望するチャンネルを選局する選局手段16と、プリセット時における全チャンネルの選局サーチの順番の優先順位をつける全チャンネル選局手段17と、選局が完了したチャンネルの周波数データを記憶するチャンネルデータ不揮発性記憶手段18と、あらかじめ放送されているデジタ

BEST AVAILABLE COPY

ル放送のうち放送チャンネル数の多いデジタル変調方式の順に選局の優先順位をつける選局順決定手段19によって構成されている。

【0019】図3は、フロントエンド部13の詳細なブロック図を示しており、2種類のデジタル変調信号を識別し復調経路を切り換えるスイッチ回路31、35と、希望のチャンネルを選局する選局チューナA32、選局チューナB36と、アナログ信号をデジタル信号に変換するADコンバータA33、ADコンバータB37と、受信したデジタル変調信号をデジタル復調し、伝送路の誤りを訂正するデジタル復調部+誤り訂正部A34、デジタル復調部+誤り訂正部B38によって構成されている。

【0020】図4は、選局用チューナA32および選局用チューナB36の詳細なブロック図を示しており、選局用チューナA32、あるいは選局用チューナB36のブロック図を示し、後段のデジタル復調システムに適した電力量に制御する自動利得制御回路41と、希望するチャンネルの選局周波数の信号を抜き取る選局フィルタ42と、ミキサ43と、希望するチャンネルの周波数を発振するフェーズロックループ(PLL)同期回路44と、中間周波数用バンドパスフィルタ45と、自動利得制御回路46によって構成されている。

【0021】図5はデジタル復調部+誤り訂正部A34、あるいはデジタル復調部+誤り訂正部B38を示し、デジタル復調動作を行い、フロントエンド部13が正常に動作したかどうかの判断をするためのデジタル復調信号を出力するデジタル復調部51と、伝送路の誤りを訂正する誤り訂正部52と、デジタル復調部51のシステムクロックを作り出す発振器53と、発振器53を制御する電圧制御水晶発振器制御手段54によって構成されている。

【0022】以下に本発明の動作を説明する。

【0023】プリセット時に、あらかじめ選局順決定手段19により、放送されているデジタル放送のうち放送チャンネル数の多いデジタル変調方式の順に選局の優先順位をつける。たとえば、デジタル変調方式Aの方が、デジタル変調方式Bよりもチャンネル数が多い場合はデジタル変調方式Aを優先順位を上とし、全チャンネルサーチ手段18において、全チャンネルの選局順に関する情報が送られ、すべての受信可能なチャンネルの情報を順番に選局手段16に送信する。その情報を受け取った選局手段16は、順番に以下のような動作を行う。

【0024】選局されたチャンネルの情報は選局手段16から制御用マイコン15に送られる。制御用マイコン15は順番に各チャンネルの周波数情報をフロントエンド部13に伝送する。フロントエンド部13では、図3に示すように、まずスイッチ回路31により、優先順位の高いデジタル変調方式をデジタル復調できる系に設定する。仮に優先順位が高いデジタル変調方式が変調方式

Aであるとする、まずスイッチ回路31、35はA側の系に設定され、選局チューナAにおいて、図4に示すように、制御用マイコン15より送られてきた周波数情報により、選局動作を開始する。入力端子11より受信したデジタル変調信号は、自動利得制御回路41によって、後段のデジタル復調システムに適した電力量に制御される。

【0025】その後、選局フィルタ42によって、希望信号の選局周波数の信号を抜き取られる。その抜き取られた希望信号は、ミキサ43によって、PLL発振回路44で発振した選局周波数とミキシングされ、IF信号の帯域にダウンコンバートされる。そのダウンコンバートされた希望信号は、中間周波数用バンドパスフィルタ45を通り、希望の信号が波形整形される。そして、ADコンバータA33でA/D変換され、後段のデジタル復調部+誤り訂正部A34に入力される。受信した信号がAという変調方式であった場合、デジタル復調部のシステムクロックを生成している電圧制御水晶発振器制御手段54および発振器53が正常に動作し、デジタル復調部51で正しくデジタル復調がなされ、誤り訂正部52で伝送路の誤りを訂正する。

【0026】フロントエンド部13が正常に動作している場合、デジタル復調部同期信号がデジタル復調部51より出力されるが、このとき、フロントエンド部13が正常に動作を完了したと判断され、正常な選局動作完了の情報が制御用マイコン15に送られ、選局動作は完了する。受信した信号がAではなく別のBという変調方式であった場合は、フロントエンド部13より選局動作が完了していないという情報が制御用マイコン15に送られる。その場合、制御用マイコン15では、別の復調方式Bの復調をする系に切り換えられ、上記と同様な動作が行われる。

【0027】選局動作が完了すると、フロントエンド部13よりMPEGデコード部14へ希望したチャンネルのトランスポートストリーム信号が送られ、MPEGデコード部14でMPEG画像に変換され外部に出力される。

【0028】このような動作をすべてのチャンネルについて行ない、各チャンネルの正しいチャンネルデータはチャンネルデータ不揮発性記憶手段18に記憶される。次回に選局する場合は、そのチャンネルデータ不揮発性記憶手段18よりチャンネルデータは選択される。

【0029】(実施の形態2)以下、本発明の第2の実施の形態について、図1、図3、図4、図6を用いて説明する。図1、図3、図4は実施の形態1で記載した構成である。

【0030】図6はデジタル復調部+誤り訂正部A34、あるいはデジタル復調部+誤り訂正部B38を示し、デジタル復調動作を行うデジタル復調部51と、伝送路の誤りを訂正する誤り訂正部52と、デジタル復調

BEST AVAILABLE COPY

部51のシステムクロックを作り出す発振器53と、発振器53を制御し、フロントエンド部13が正常に動作したかどうかの判断をするための電圧制御水晶発振器の制御信号を出力する電圧制御水晶発振器制御手段54によって構成されている。

【0031】以下に本発明の動作について説明する。

【0032】実施の形態1とほぼ同様な選局動作を行うが、フロントエンド部13が正常に動作したという判断を、電圧制御水晶発振器制御手段54が適切な範囲で動作している場合に正常動作とみなすという方法にし、選局動作をする。

【0033】（実施の形態3）以下、本発明の第3の実施の形態について、図1、図3、図4、図7を用いて説明する。図1、図3、図4は実施の形態1で記載した構成と同じである。

【0034】図7は、デジタル復調部+誤り訂正部A34、あるいはデジタル復調部+誤り訂正部B38を示し、デジタル復調動作を行うデジタル復調部51と、伝送路の誤りを訂正し、フロントエンド部13が正常に動作したかどうかの判断をするためのビット誤り率情報を出力する誤り訂正部52と、デジタル復調部51のシステムクロックを作り出す発振器53と、発振器53を制御する電圧制御水晶発振器制御手段54によって構成されている。

【0035】以下に、本発明の動作について説明する。

【0036】実施の形態1とほぼ同様な選局動作を行うが、フロントエンド部13が正常に動作したという判断を、誤り訂正部のビット誤り率情報においてビット誤り率が零を示した場合に正常動作とみなすという方法にし、選局動作をする。

【0037】（実施の形態4）以下、本発明の第4の実施の形態について、図1、図3、図4、図5を用いて説明する。構成は、実施の形態1と同じである。

【0038】以下に、本発明の動作について、説明する。

【0039】実施の形態1とほぼ同様な選局動作を行うが、選局順決定手段19による選局順の優先順位を、放送されているデジタル放送のうち放送チャンネル数の多いデジタル変調方式の順に選局の優先順位をつけるという方法にし、選局動作をする。たとえば、デジタル変調方式Aの方が、デジタル変調方式Bよりも同期確立時間が短い場合はデジタル変調方式Aを優先順位を上とし、実施の形態1と同様な選局動作を行う。

【0040】（実施の形態5）以下、本発明の第5の実施の形態について、図1、図3、図4、図6を用いて説明する。構成は、実施の形態2と同じである。

【0041】以下に本発明の動作について説明する。

【0042】実施の形態4とほぼ同様な選局動作を行うが、フロントエンド部13が正常に動作したという判断を、電圧制御水晶発振器制御手段54が適切な範囲で動

作している場合に正常動作とみなすという方法にし、選局動作をする。

【0043】（実施の形態6）以下、本発明の第6の実施の形態について、図1、図3、図4、図7を用いて説明する。構成は実施の形態3と同じである。

【0044】以下に本発明の動作について説明する。

【0045】実施の形態4とほぼ同様な選局動作を行うが、フロントエンド部13が正常に動作したという判断を、誤り訂正部のビット誤り率情報においてビット誤り率が零を示した場合に正常動作とみなすという方法にし、選局動作をする。

【0046】（実施の形態7）以下、本発明の第7の実施の形態について、図2、図3、図4、図5を用いて説明する。

【0047】図2はデジタル放送用受信機のブロック図を示し、送信された2種類以上のデジタル変調信号が入力される入力端子11と、受信したデジタル変調信号をデジタル復調し伝送路の誤りを訂正するフロントエンド部13と、フロントエンド部13の出力からMPEG画像を作り出すMPEGデコード部14と、デジタル放送用受信機全体を制御する制御マイコン15と、希望するチャンネルを選局する選局手段16と、プリセット時における全チャンネルの選局サーチの順番の優先順位をつける全チャンネル選局手段17と、選局が完了したチャンネルの周波数データを記憶するチャンネルデータ不揮発性記憶手段18と、放送局より送られてくるチャンネル配置情報を記憶するチャンネル配置情報記憶手段21によって構成されている。

【0048】図3、図4、図5は、実施の形態1で記載した構成と同じである。

【0049】以下に、本発明の動作について説明する。プリセット時に、まず放送局より伝送されたあるいは初期値として設定されている各チャンネルのデジタル変調方式に関する情報を記憶しているチャンネル配置記憶手段21を制御用マイコン15へ伝送する。その後、全チャンネルサーチ手段17は、すべての受信可能なチャンネルの情報を順番に選局手段16に送信する。その情報を受け取った選局手段16は、順番に以下のような動作を行う。

【0050】選局されたチャンネルの情報は選局手段16から制御用マイコン15に送られる。制御用マイコン15は順番に各チャンネルの周波数情報をフロントエンド部13に伝送する。それと同時に各チャンネルのデジタル変調方式の情報も伝送する。フロントエンド部13では、図3に示すように、制御用マイコン15より送られてきた情報により、まずスイッチ回路31をそのデジタル変調方式を復調できる系に設定する。

【0051】仮に制御用マイコン15より送られてきた情報がデジタル変調方式Aであるとする、スイッチ回路31、35はA側の系に設定され、選局チューナAに

において、図4に示すように、制御用マイコン15より送られてきた周波数情報により、選局動作を開始する。入力端子11より受信したデジタル変調信号は、自動利得制御回路41によって、後段のデジタル復調システムに適した電力量に制御される。

【0052】その後、選局フィルタ42によって、希望信号の選局周波数の信号を抜き取られる。その抜き取られた希望信号は、ミキサ43によって、PLL発振回路44で発振した選局周波数とミキシングされ、IF信号の帯域にダウコンバートされる。そのダウコンバートされた希望信号は、中間周波数用バンドパスフィルタ45を通り、希望の信号が波形整形される。そして、ADコンバータA33でA/D変換され、後段のデジタル復調部+誤り訂正部A34に入力される。そして、デジタル復調部のシステムクロックを生成している電圧制御水晶発振器制御手段54および発振器53が正常に動作し、デジタル復調部51で正しくデジタル復調がなされ、誤り訂正部52で伝送路の誤りを訂正する。

【0053】フロントエンド部13が正常に動作している場合、デジタル復調部同期信号がデジタル復調部51より出力されるが、このとき、フロントエンド部13が正常に動作を完了したと判断され、正常な選局動作完了の情報が制御用マイコン15に送られ、選局動作は完了する。

【0054】選局動作が完了すると、フロントエンド部13よりMPEGデコード部14へ希望したチャンネルのトランスポートストリーム信号が送られ、MPEGデコード部14でMPEG画像に変換され外部に出力される。

【0055】このような動作をすべてのチャンネルについて行ない、各チャンネルの正しいチャンネルデータはチャンネルデータ不揮発性記憶手段18に記憶される。次回に選局する場合は、そのチャンネルデータ不揮発性記憶手段18よりチャンネルデータは選択される。

【0056】（実施の形態8）以下、本発明の第8の実施の形態について、図2、図3、図4、図6を用いて説明する。図2の構成は、実施の形態7で記載したものと同じである。図3、図4、図6は実施の形態2で記載したものと同じである。

【0057】以下に本発明の動作について説明する。

【0058】実施の形態7とほぼ同様な選局動作を行うが、フロントエンド部13が正常に動作したという判断を、電圧制御水晶発振器制御手段54が適切な範囲で動作している場合に正常動作とみなすという方法にし、選局動作をする。

【0059】（実施の形態9）以下、本発明の第9の実施の形態について、図2、図3、図4、図7を用いて説明する。図2の構成は、実施の形態7で記載したものと同じである。図3、図4、図7は実施の形態3で記載したものと同じである。

【0060】以下に本発明の動作について説明する。

【0061】実施の形態7とほぼ同様な選局動作を行うが、フロントエンド部13が正常に動作したという判断を、誤り訂正部のビット誤り率情報においてビット誤り率が零を示した場合に正常動作とみなすという方法にし、選局動作をする。

【0062】

【発明の効果】以上のように本発明のデジタル放送用受信機は、プリセット時に全チャンネルを選局サーチする場合、1つの選局チャンネルに対して、あらかじめ2種類以上のデジタル変調方式でデジタル変調されたデジタル放送のうち、あらかじめ放送されるチャンネル数の多い順番に優先順位をつけておき、その順に選局サーチするようにしたものであるため、短時間に全チャンネルを選局サーチすることができ、実用上きわめて有利なものである。

【図面の簡単な説明】

【図1】本発明の一実施例のデジタル放送用受信機のブロック図

【図2】本発明の一実施例のデジタル放送用受信機のブロック図

【図3】本発明の一実施例のフロントエンド部のブロック図

【図4】本発明の一実施例の選局用チューナ部のブロック図

【図5】本発明の一実施例のデジタル復調部+誤り訂正部のブロック図

【図6】本発明の一実施例のデジタル復調部+誤り訂正部のブロック図

【図7】本発明の一実施例のデジタル復調部+誤り訂正部のブロック図

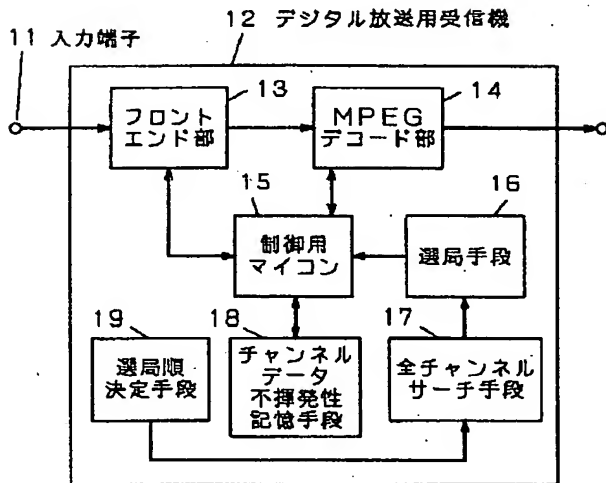
【符号の説明】

- 11 入力端子
- 12 デジタル放送用受信機
- 13 フロントエンド部
- 14 MPEGデコード部
- 15 制御用マイコン
- 16 選局手段
- 17 全チャンネルサーチ手段
- 18 チャンネルデータ不揮発性記憶手段
- 19 選局順決定手段
- 21 チャンネル配置情報記憶手段
- 31 スイッチ回路
- 32 選局用チューナA
- 33 ADコンバータA
- 34 デジタル復調部+誤り訂正部A
- 35 スイッチ回路
- 36 選局用チューナB
- 37 ADコンバータB
- 38 デジタル復調部+誤り訂正部B

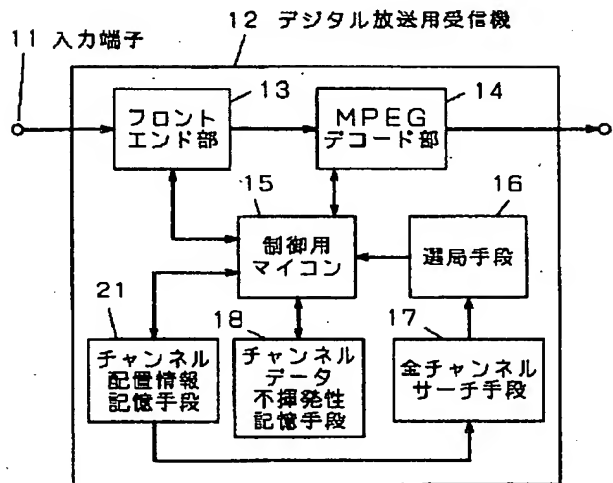
- 4 1 自動利得制御回路
- 4 2 選局フィルタ
- 4 3 ミキサ
- 4 4 PLL回路
- 4 5 中間周波数用バンドパスフィルタ

- 4 6 自動利得制御回路制御
- 5 1 デジタル復調部
- 5 2 誤り訂正部
- 5 3 電圧制御水晶発振器
- 5 4 電圧制御水晶発振器制御手段

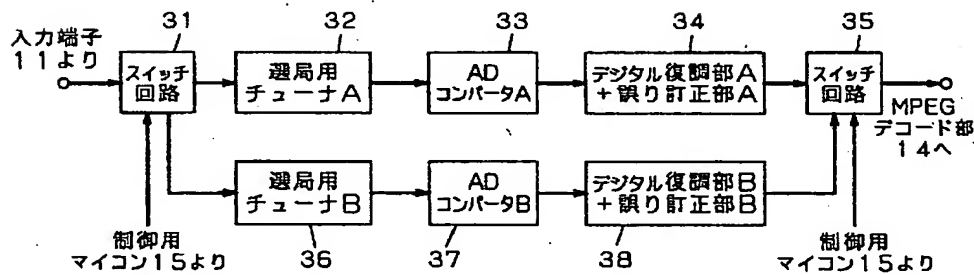
【図1】



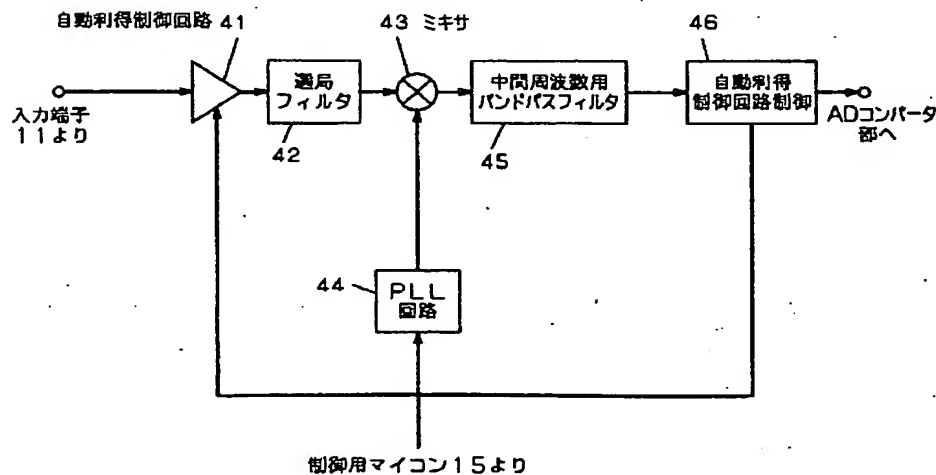
【図2】



【図3】

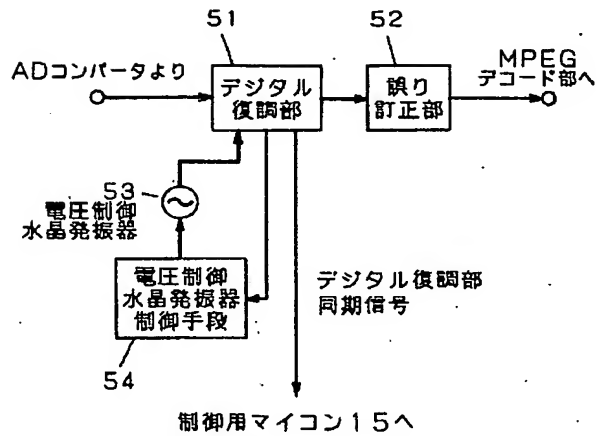


【図4】

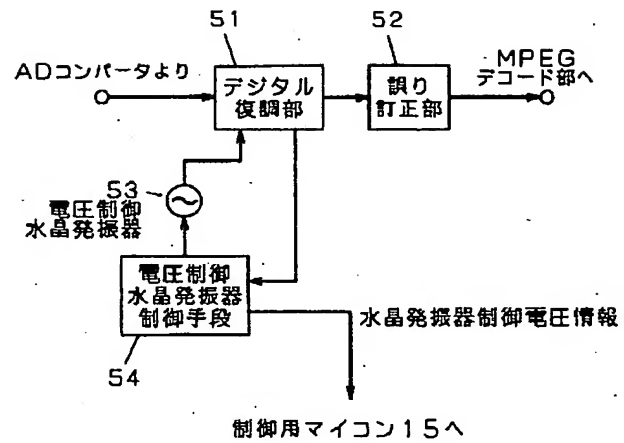


BEST AVAILABLE COPY

【図5】



【図6】



【図7】

